

应用笔记

Application Note

文档编号: **AN1116**

Geehy MCU EMC 硬件防护设计参考

版本: **V1.1**

1 引言

MCU（微控制器单元）是一种广泛应用的通用控制器，在电子产品中，除了实现产品功能外，还需要具备一定的电磁兼容性（EMC）。在使用 MCU 时，可以根据 GPIO 引脚的使用范围将其分为内部引脚和外部引脚。内部引脚连接的终端设备通常位于 PCB 板内，例如通过 I2C 接口连接的 Flash 电路。而外部引脚则需要通过接口与其它 PCB 接口或设备进行信号交互，如常用的接口 USB、CAN、UART、JTAG 等。

外部引脚接口通常位于 PCB 的边缘，贴近产品外壳，便于用户进行连接线插拔操作，但这也可能引入电磁干扰（EMS）。同时，周围的带电物体可能对接口造成静电放电干扰，因此在设计过程中需重视 EMS 的防护设计。

在产品设计中，除了考虑 EMS 问题，还需控制电磁干扰（EMI）辐射。某些高速通信接口可能导致外设的时钟信号中的谐波频率高于 MCU 外设的时钟频率。如果 PCB 信号回流路径阻抗偏大或回流面积偏大，会造成 EMI 辐射超标。例如，EMI 超标通常出现在通过 SPI 接口读写 Flash 或刷新显示屏的过程中。

本文旨在为 MCU 硬件设计提供一些基本的 EMC 防护设计的参考，以帮助优化 MCU 在实际应用过程中的电磁兼容性能。

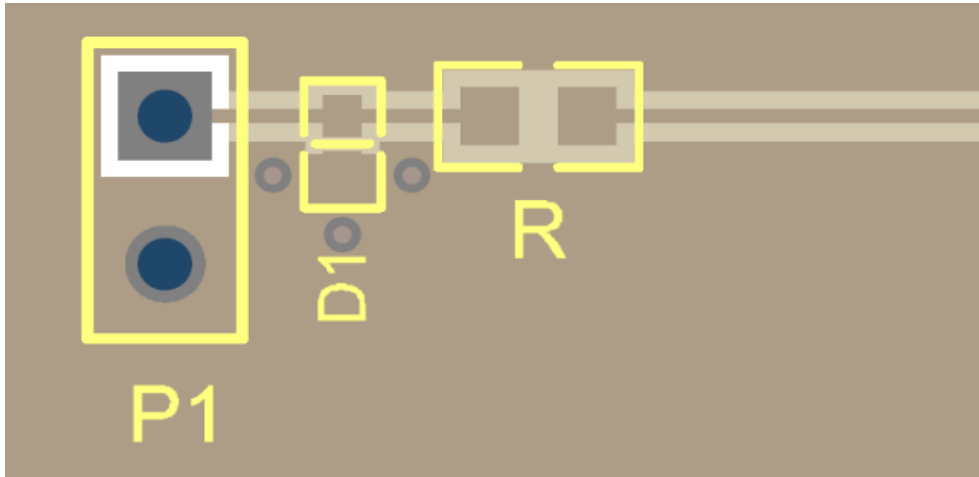
目录

1	引言	1
2	MCU 应用 EMS 防护设计	3
2.1	通用 IO 引脚 ESD 防护设计	3
2.2	USB 接口 ESD 防护设计	4
2.3	CAN 接口 ESD 防护设计	6
2.4	显示屏接口 ESD 防护设计	8
2.5	电源 ESD 防护设计	9
2.6	功耗管理应用场景的电源设计	10
2.7	晶振防干扰设计	11
3	MCU 应用 EMI 防护设计	13
3.1	SPI 接口辐射干扰防护设计	13
3.2	CAN 接口辐射干扰防护设计	14
3.3	显示屏接口辐射干扰防护设计	15
4	版本历史	17

2.1.5 PCB 设计注意事项

- TVS 器件的布局位置会影响 TVS 器件的 ESD 防护能力，建议在 PCB 布局时，将 TVS 器件靠近干扰源头放置，这样会使泄放的效果相对加强，并且连接 GND 的焊盘可以通过打过孔的方式，缩短 GND 回流路径。同时连接的回流的 GND 区域不要经过敏感器件，以防器件受到干扰。
- 在进行 PCB 设计时，可以通过增大过孔尺寸扩大过孔表面积的做法来降低高频信号引起趋肤效应的影响，达到降低阻抗的效果。

图 2 IO ESD 防护 PCB 设计参考



2.2 USB 接口 ESD 防护设计

2.2.1 防护目标

通过添加 TVS 器件的方法，在 MCU 的 USB 通信和电源引脚实现 ESD 的防护功能。

2.2.2 防护需求

USB 接口是常用的数据通信接口，一般位于产品设备的外壳或面板设定的凹槽内，对外有部分外露，能看到插座的金属外壳。因为 USB 接口经常拔插数据线或容易靠近带静电物体等的应用特点，容易受到静电的干扰，导致出现功能异常、损伤的问题。

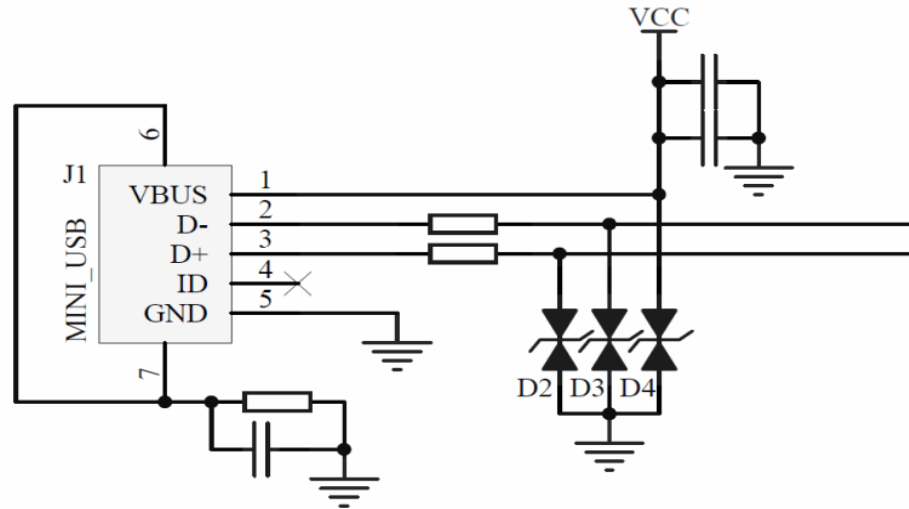
2.2.3 防护原理

数据引脚 DP、DM 和电源引脚 VBUS 对 GND 并接 TVS 器件，通过 TVS 器件的瞬态高压脉冲的抑制能力将 ESD 的干扰快速泄放至 GND 回路，并将电压箝制在一个安全值，完成对接口的引脚的保护。

2.2.4 防护方案设计

USB 接口电源和数据线 VBUS、DM、DP 引脚对 GND 并接 TVS 器件进行防护，可以满足大多数的应用场景。USB 接口 ESD 防护电路设计参考如下图 3。

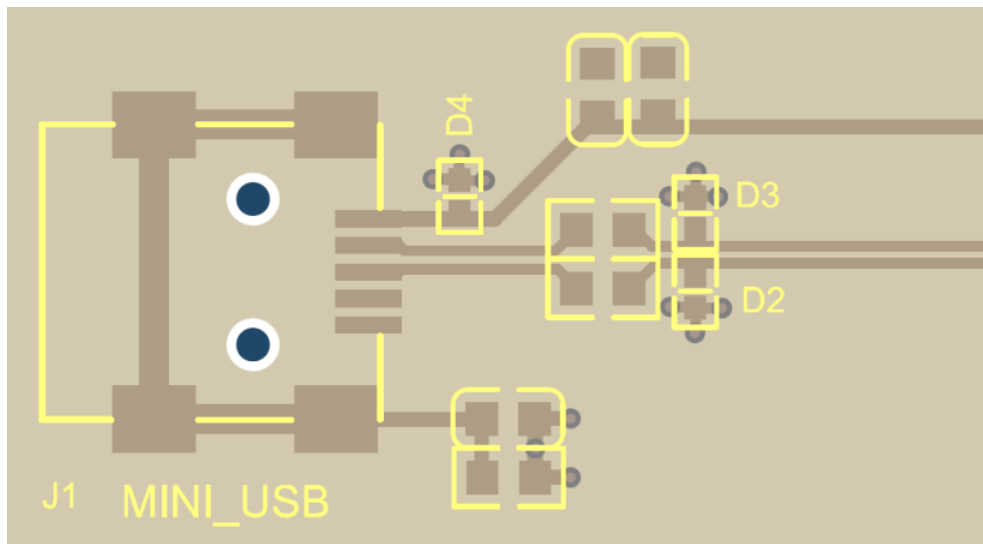
图 3 USB 接口 ESD 防护电路参考



2.2.5 PCB 设计注意事项

- 因为 USB 接口通信速度比较快，在 TVS 器件选型时需要考虑 TVS 的箝位电压和结电容，建议 TVS 结电容小于 4pF。
- 对于差分线对的设计，必须确保走线等长，以保证 PCB 走线过程中的线长匹配，避免影响时序偏移、降低信号质量并增加干扰。
- 差分对间的距离建议小于 10mm，差分对和其它信号保持较大间距。
- 差分信号线之间的耦合会影响信号线的外在阻抗，因此必须通过终端电阻来实现对差分传输线的最佳匹配。
- 差分对布线时，建议采用 45°或圆弧走线，避免走线的阻抗突变，减少信号反射。
- 在高速模式下，建议对差分走线的 PCB 进行 90Ω 的特性阻抗设计和匹配，以提高信号完整性，并尽量保持差分线对在同一层布线，避免通过过孔进行层间切换。

图 4 USB 接口 ESD 防护 PCB 设计参考



2.2.6 USB ESD 设计相关项

USB 接口外壳接地处理

- USB 接口的外壳常用的方法有直接接地法或通过 100k~1M 电阻和 0.1uF 或者 1uF 电容接地法, 但是干扰较大时, 建议通过阻容网络接地。下面根据不同的应用场景对这两种接地方法进行说明。
- 对于外壳或与地相连的设备或产品, 建议采用直接接地的方法。在设计时, 通过缩短 ESD 泄放路径的方式控制 ESD 干扰的范围。USB 接口的接地点要靠近电源接地点, 防止 PCB 上电源接地点与 USB 接地点在对边位置。这样可以缩短 ESD 泄放路径, 缩小 ESD 路径干扰的范围。最佳的设计方案是将 USB 外壳的 ESD 泄放接地尽量靠近电源接口的接地。
- 在设计电池供电的浮地设备或产品时, 建议采用阻容网络作为接地方法。这类设备因为没有与大地相连的泄放通道, 其对静电放电 (ESD) 的泄放速度明显慢于接地设备。采用阻容网络接地时, 可以仅使用电阻, 如果需要使用电容, 建议选择耐高压类型的电容。在测试过程中, 由于 PCB 上可能积累的电荷会导致二次放电, 从而引发 MCU 复位或死机的问题。因此, 在确保满足测试要求的前提下, 建议在每次静电放电后, 使用接地刷对充电的 PCB 进行放电处理, 然后再进行下一轮的测试。

2.3 CAN 接口 ESD 防护设计

2.3.1 防护目标

通过增加 TVS 器件的方法, 在 MCU CAN 通信引脚实现 ESD 的防护功能。

2.3.2 防护需求

CAN 通讯接口为了方便通信线缆的连接, 通常设计在 PCB 板的边缘, 位于 PCB 板边缘的接口更容易受到静电的干扰, 建议在设计时预留 ESD 防护电路。

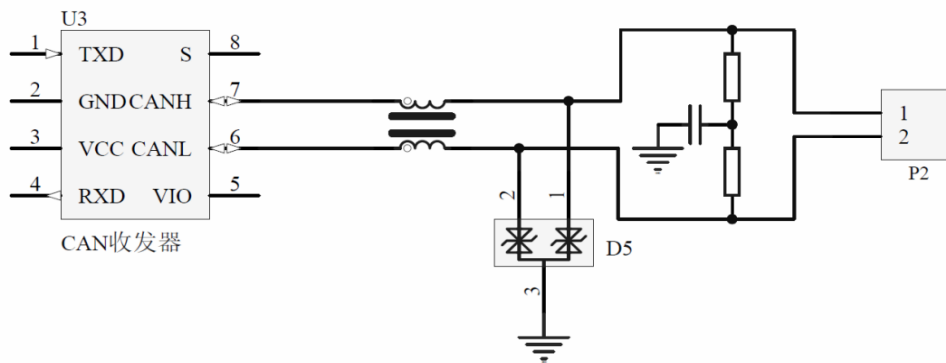
2.3.3 防护原理

TVS 器件在击穿阈值电压以下具有高阻抗, 在击穿阈值电压以上具有低阻抗。当 TVS 器件两端的电压超过其击穿电压时, TVS 管会迅速由高阻态变为低阻态, 允许大电流通过, 并将电压箝制在一个安全值, 实现 ESD 防护功能。

2.3.4 防护方案设计

CAN 通讯的 ESD 防护通用的方法是在接口处对 GND 并联 TVS 器件, 通常选用分立 TVS 或 TVS 阵列组成保护电路, 防护参考电路设计如下图 5。

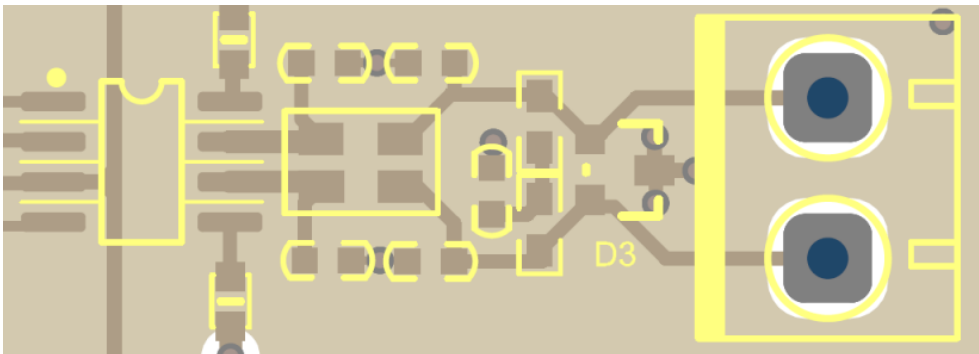
图 5 CAN 接口 ESD 防护电路参考



2.3.5 PCB 设计注意事项

- CAN 接口 TVS 器件选型注意事项:MCU 与 CAN 收发器的通讯电压为 3.3V 或 5.0V, 收发器的电源为 12V 或 24V, 但是 CAN 收发器的 CAN_H、CAN_L 信号引脚在设计上可以承受信号线上 $\pm 40V$ 或更高的直流电压。所以为 CAN_H、CAN_L 通道选型 TVS 器件时要考虑收发器 CAN_H、CAN_L 通道的正常工作电压。
- TVS 器件的布局位置会影响 TVS 器件对于 ESD 防护能力, TVS 器件靠近干扰源头放置会使泄放的效果相对加强, 所以 TVS 器件在 PCB 布局时要尽量靠近干扰源头放置, 并且连接 GND 的焊盘可以通过打过孔的方式, 缩短 GND 回流路径。同时连接的回流的 GND 区域不要经过敏感器件, 以防器件受到干扰。
- 在进行 PCB 设计时, 可以通过增大过孔尺寸扩大过孔表面积的做法来降低高频信号引起趋肤效应的影响, 达到以降低阻抗的效果。

图 6 CAN 接口 ESD 防护 PCB 设计参考



2.4 显示屏接口 ESD 防护设计

2.4.1 防护目标

通过添加 TVS 器件的方法，在 MCU 显示屏引脚实现 ESD 的防护功能。

2.4.2 防护需求

显示屏在嵌入式系统的应用为用户提供了界面化的交互接口，容易触碰到带电物体，受到静电的干扰，或者 ESD 测试过程中会对屏幕匹配的功能按键、屏幕本体和边框进行静电测试，所以在做电路设计时建议预留屏幕接口 ESD 防护功能。

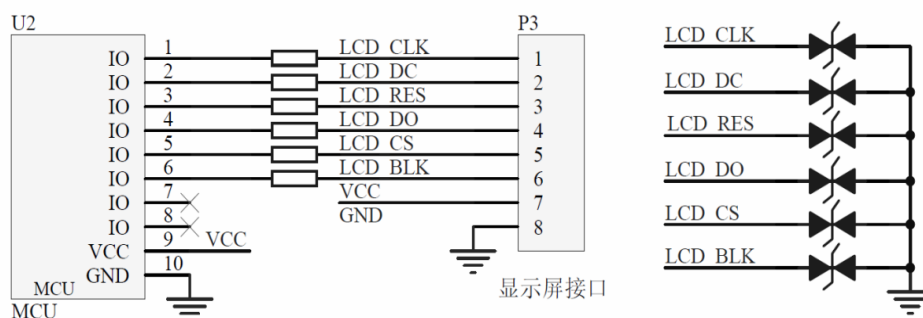
2.4.3 防护原理

TVS 器件在击穿阈值电压以下具有高阻抗，在击穿阈值电压以上具有低阻抗。当 TVS 器件两端的电压超过其击穿电压时，TVS 管会迅速由高阻态变为低阻态，允许大电流通过，并将电压箝制在一个安全值，实现 ESD 防护功能。

2.4.4 防护方案设计

显示屏的 ESD 防护通用的方法是在接口处对 GND 并联静电干扰抑制器件，通常选用分立 TVS 保护电路,防护参考电路设计如图 7。

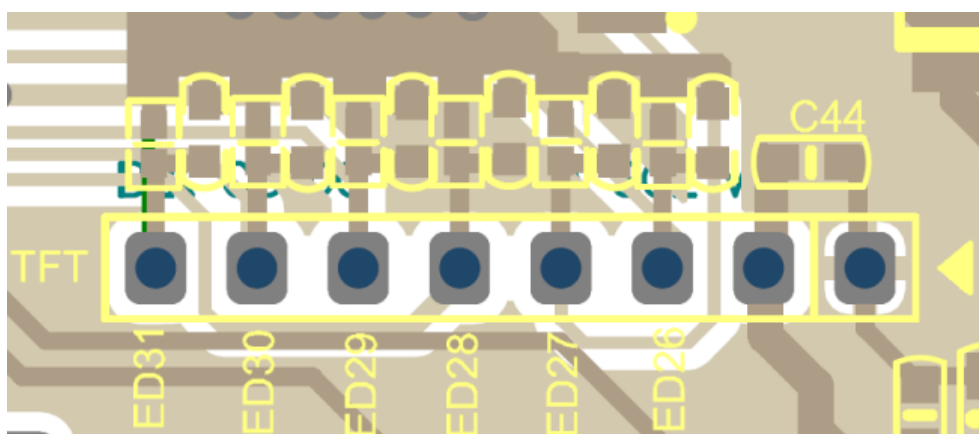
图 7 显示屏 ESD 防护电路参考



2.4.5 PCB 设计注意事项

- TVS 器件的布局位置会影响 TVS 器件对于 ESD 防护能力，TVS 器件靠近干扰源头放置会使泄放的效果相对加强，所以 TVS 器件在 PCB 布局时要尽量靠近干扰源头放置，并且连接 GND 的焊盘可以通过打过孔的方式，缩短 GND 回流路径。同时连接的回流的 GND 区域不要经过敏感器件，以防器件受到干扰。
- 在进行 PCB 设计时，可以通过增大过孔尺寸扩大过孔表面积的做法来降低高频信号引起趋肤效应的影响，达到以降低阻抗的效果。

图 8 显示屏接口 ESD 防护 PCB 设计参考



2.5 电源 ESD 防护设计

2.5.1 防护目标

通过添加 TVS 器件的方法，在产品电源端口以及 MCU 的电源引脚实现 ESD 的防护功能。

2.5.2 防护需求

MCU 电源引脚的 ESD 防护设计是确保系统稳定性和可靠性的重要环节。来自外部接口，产品电源线，或产品静电测试需求，静电干扰通过电源回路耦合到 MCU 电源引脚，从而引发 MCU 损坏，运行异常，建议在设计时预留 ESD 防护电路。

2.5.3 防护原理

TVS 器件在击穿阈值电压以下具有高阻抗，在击穿阈值电压以上具有低阻抗。当 TVS 器件两端的电压超过其击穿电压时，TVS 管会迅速由高阻态变为低阻态，允许大电流通过，并将电压箝制在一个安全值，实现 ESD 防护功能。

2.5.4 防护方案设计

电源的防护通用的方法是在电源端口和 MCU 的 VDD 和 VDDA 对 GND 并接 TVS 器件，防护参考电路设计如下图 9、图 10。

图 9 电源接口 ESD 防护电路参考

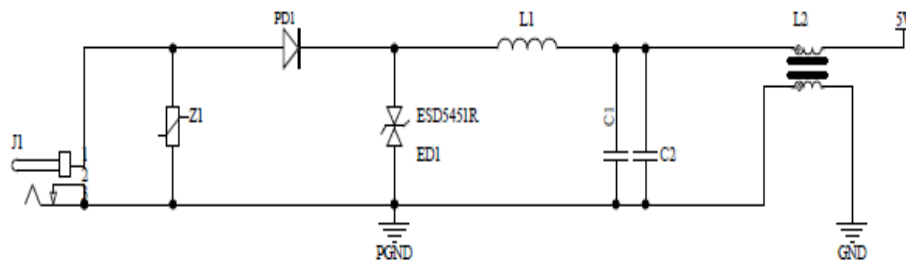
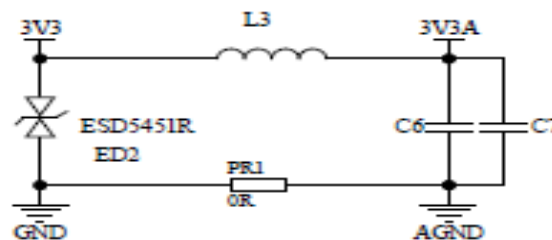


图 10 MCU 电源 ESD 防护电路参考



2.5.5 PCB 设计注意事项

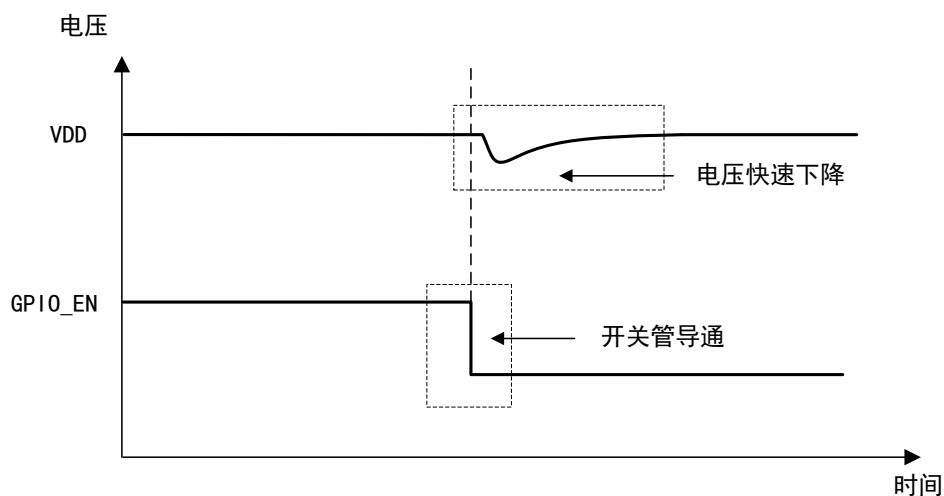
- TVS 器件的布局位置会影响 TVS 器件对于 ESD 防护能力，TVS 器件靠近干扰源头放置会使泄放的效果相对加强，所以 TVS 器件在 PCB 布局时要尽量靠近干扰源头放置，并且连接 GND 的焊盘可以通过打过孔的方式，缩短 GND 回流路径。同时连接的回流的 GND 区域不要经过敏感器件，以防器件受到干扰。
- 在进行 PCB 设计时，可以通过增大过孔尺寸扩大过孔表面积的做法来降低高频信号引起趋肤效应的影响，达到以降低阻抗的效果。

2.6 功耗管理应用场景的电源设计

在功耗管理应用场景下，用户可能会使用电子开关管（如 MOS 管、三极管、开关 IC 等）按需切断或开通一些模块（或电路）的供电。

由于这些模块（或电路）的供电为 MCU VDD 的可通断的电流支流，电子开关管速度快，会导致在开通瞬间，MCU 的 VDD 电压瞬间下降，如下图所示。其原因是由于电子管控制供电的相关模块（或电路）配置有较大电容而瞬间充电引起。

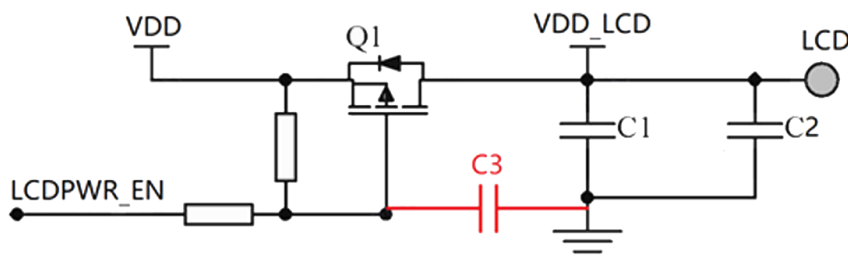
图 11 电子开关快速切换引起的 VDD 电压波动



因此, 为保证 MCU 有可靠的用电环境, 建议避免因电子开关管造成 VDD 较大较快的波动。

推荐解决方案, 如下图示例:

图 12 解决方案示例



在图中, Q1 为 MOS 开关管, VDD_LCD 为 VDD 的可通断支流, C1 为 LCD 模块上的大电容。

建议在 Q1 的栅极到地加一个 C3 电容 (如 100nF), 即可减缓 Q1 的导通速度, 这样 VDD 不会有较大、较快的波动, 从而保证 MCU 有良好的供电条件。

2.7 晶振防干扰设计

2.7.1 防护目标

通过包地和隔离地的布线布局的方法, 增强 MCU 晶振电路模块抵抗干扰的能力。

2.7.2 防护需求

晶振电路在电路系统中属于比较敏感模块, 在使用时可能会受到电源噪声和电磁干扰, 提高晶振电路的抗干扰能力在电路设计中有比较重要的需求。

2.7.3 防护原理

在 PCB 布局布线中减短布线距离，做好接地屏蔽防护，提高晶振电路的防干扰能力。

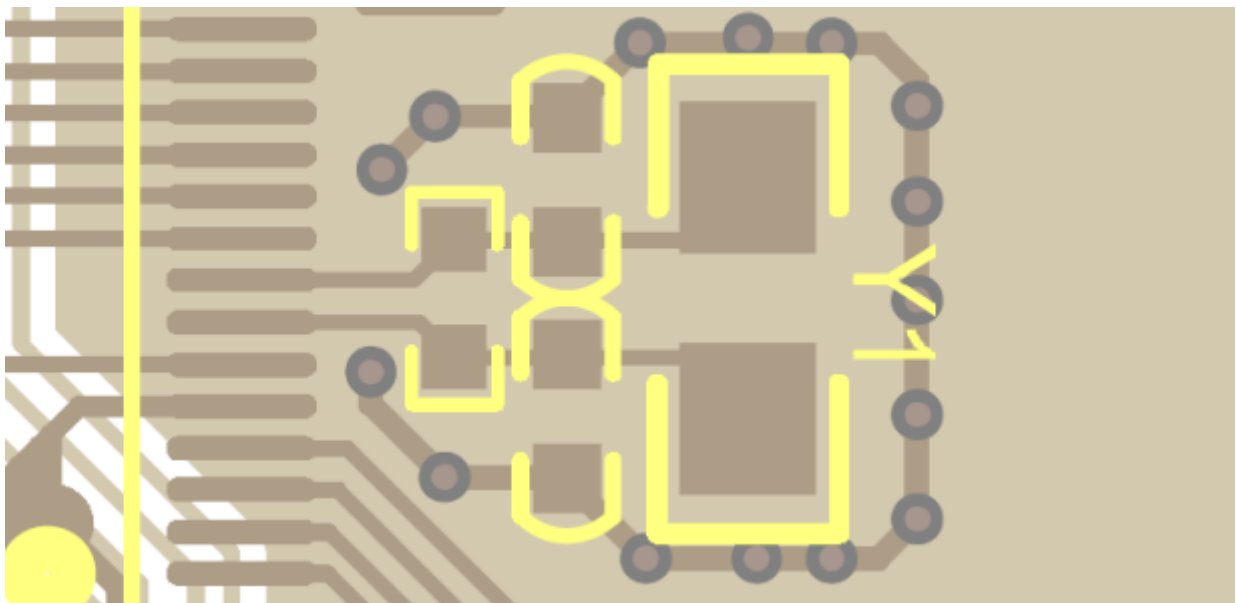
2.7.4 防护方案设计

对于晶振的 PCB 设计，晶振引脚 OSCIN 和 OSCOUT 走线要尽量短且等长。在晶振外围可以用 GND 层提供一圈布线将晶振围起来，为晶振提供干扰的屏蔽作用。但是在包地布线时，尽量不要将地环封闭，直接与 MCU 的 GND 相连。

2.7.5 PCB 设计注意事项

- 晶振引脚 OSCIN 和 OSCOUT 走线要尽量短且等长。
- 对晶振的信号线进行包地处理，为晶振提供干扰的屏蔽作用。在包地布线时，尽量不要将地环封闭，直接与 MCU 的 GND 相连。

图 13 晶振 PCB 设计参考



3 MCU 应用 EMI 防护设计

3.1 SPI 接口辐射干扰防护设计

3.1.1 防护目标

通过添加 RC 滤波器件的方法，减弱 MCU 的 SPI 高频信号对外辐射的能量，从而解决 EMI 超标的问题。

3.1.2 防护需求

MCU 的 SPI 总线是一种串行外设通信总线，通信速率达几十 MHz，频率比较高，在使用 SPI 总线接口时，需要合理的 PCB 设计和 预留滤波电路对可能出现的 EMI 辐射能量进行抑制。

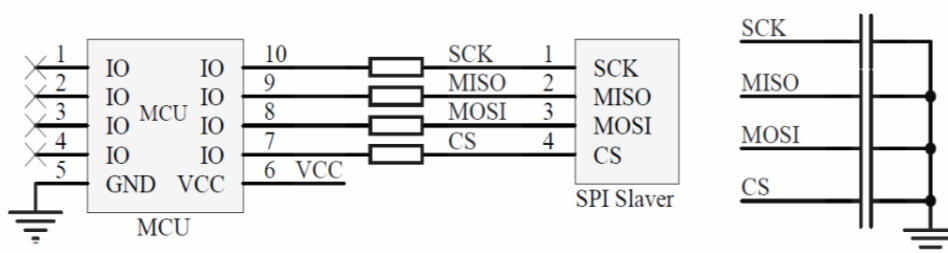
3.1.3 防护原理

利用 RC 滤波电路在不同频段的频率特性，实现对电磁辐射进行抑制的功能，减弱电磁辐射对电路的干扰。

3.1.4 防护方案设计

硬件方面可以通过增加滤波器的方式减弱辐射量。依据 RC 滤波电路公式 $F(\text{cutoff}) = 1 / (2\pi RC)$ 计算需要抑制超标频段的电容电阻参数，再根据实际调试效果来修正阻容的参数。下面使用 RC 滤波电路提供参考方案。防护电路设计参考如下图 12。

图 14 SPI 接口的 EMI 防护电路参考



3.1.5 PCB 设计注意事项

- SPI 总线在布线时，建议尽量满足 3W 布线规则，时钟线与信号线之间的距离应至少为线宽的三倍，以减少时钟线对信号线的串扰影响。
- SPI 总线在布线时，尽量在同一层内完成数据线或时钟线的布线，使用最短路径方案走线，减少过孔的使用。走线时，有转角采用 45°折线或弧形走线，避免 90°直角走线。
- SPI 总线在布局时，滤波器尽量靠近 MCU 引脚放置，实现在驱动端将超标频段辐射滤

除。

- SPI 总线在走线时要尽量保证回流地的完整，有条件时可以配置多层板为 SPI 总线预留出完整的回流地平面，也可以将 SPI 总线放置在内层进行走线，通过顶底的覆铜形成屏蔽效果，达到抑制对外辐射的效果。

图 15 3W 布线 PCB 设计说明



3.2 CAN 接口辐射干扰防护设计

3.2.1 防护目标

通过添加电容滤波器件的方法，实现抑制 MCU 的 CAN 通信噪声对电路产生干扰的功能。

3.2.2 防护需求

CAN 在通讯时，因地线干扰，PCB 布线问题，或者从接口引入的外部噪声等情况都会导致产生 EMI 辐射超标问题。

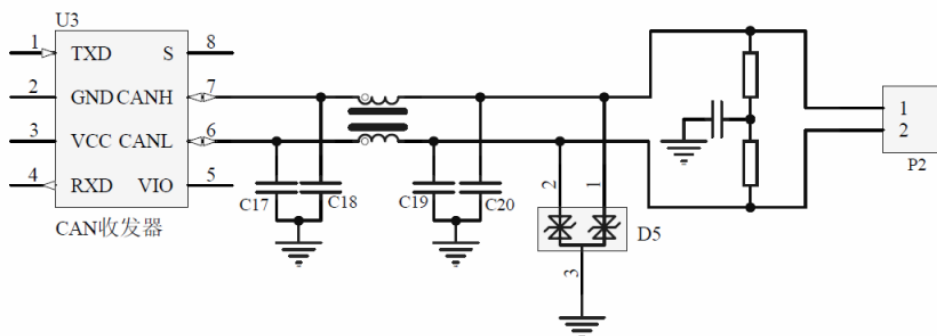
3.2.3 防护原理

利用共模电感和电容滤波组合的方式实现对电磁辐射的抑制,其中共模电感用于滤除差分线上的共模干扰，滤波电容给特定频率的干扰信号提供低阻抗回流路径。

3.2.4 防护方案设计

在 CAN 通道上串联共模电感，在共模电感的两端分别对 GND 预留滤波电容,形成电容滤波电路，通过电容滤波电路对通道辐射进行抑制。共模电感用于滤除差分线上的共模干扰，阻抗选取范围为 $120\ \Omega/100\text{MHz}\sim 2200\ \Omega/100\text{MHz}$ ，典型值为 $600\ \Omega/100\text{MHz}$ 。滤波电容 C19,C20 用于给干扰提供低阻抗的回流路径，选取范围为 $22\text{pF}\sim 1000\text{pF}$ ，典型值为 100pF 。合适的参数需要根据实际情况进行调试获得。防护参考电路设计如图 14。

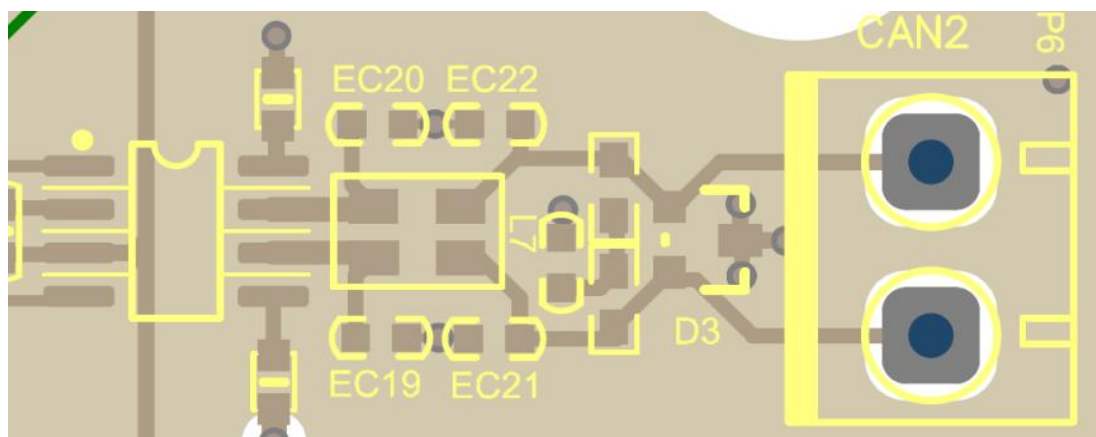
图 16 CAN 接口 EMI 防护电路参考



3.2.5 PCB 设计注意事项

- 由于 EMI 辐射出现超标的频点在设计之初具有一定的不可预测性，所以滤波器的设计一般需要结合实际的产品进行调节。建议在做设计时要提前预留滤波电容的位置，测试时如有辐射超标的情况可根据实际情况来调试。

图 17 CAN 接口 EMI 防护 PCB 设计参考



3.3 显示屏接口辐射干扰防护设计

3.3.1 防护目标

通过添加 RC 滤波器件的方法，减弱 MCU 的显示屏接口高频信号对外辐射的能量，从而解决 EMI 超标的问题。

3.3.2 防护需求

显示屏接口一般为 SPI, I2C 或多数据线的并行接口，显示屏正常工作过程中需要按照一定的刷新率刷新数据，随着数据量的增加，刷新频率升高，建议预留合理的滤波电路和 PCB 设计以控制 EMI 辐射的能量。

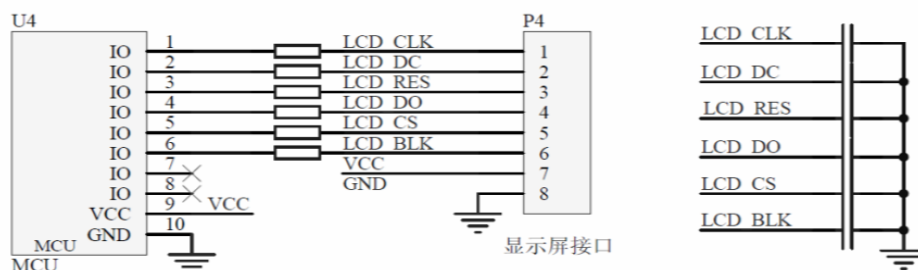
3.3.3 防护原理

利用 RC 滤波电路在不同频段的频率特性, 实现对电磁辐射进行抑制的功能, 减弱电磁辐射对电路的干扰。

3.3.4 防护方案设计

显示屏总线对 GND 添加 RC 滤波电路。阻容参数可依据 RC 滤波电路公式 $F(\text{cutoff}) = 1 / (2\pi RC)$ 计算需要抑制超标频段的电容电阻参数, 再根据实际调试效果来修正阻容的参数。在计算超标的抑制超标频段参数时, 建议 RC 的截止频率不低于实际信号频率 5 倍频, 以免过低的截止频率导致构成信号的低倍频谐波出现过度衰减影响到实际的通讯功能。防护电路设计参考如图 16。

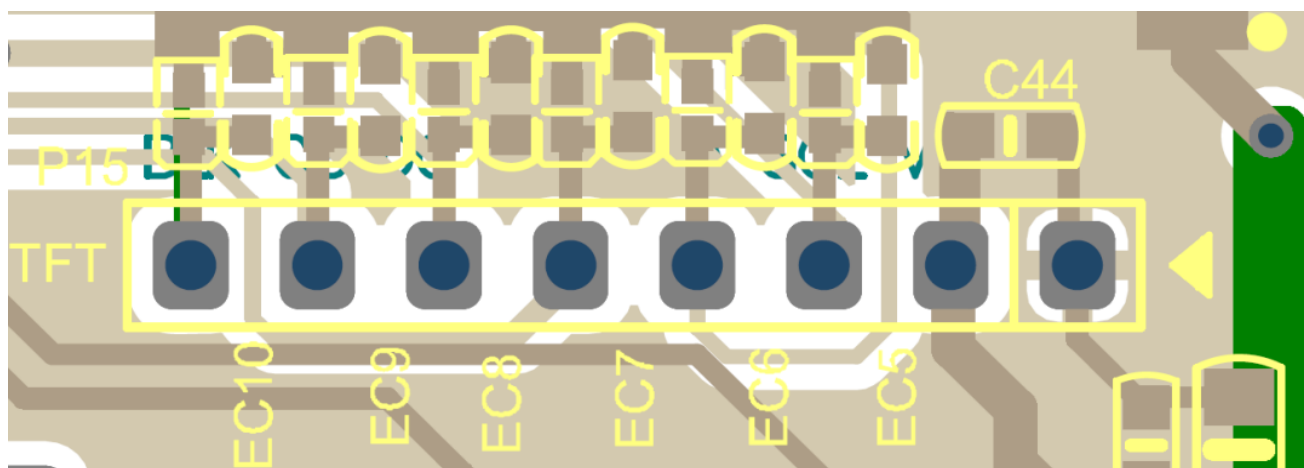
图 18 显示屏接口 EMI 防护电路参考



3.3.5 PCB 设计注意事项

由于 EMI 辐射出现超标的频点在设计之初具有一定的不可预测性, 所以滤波器的设计一般需要结合实际的产品进行调节。建议在做设计时要提前预留 RC 的位置, 测试时如有辐射超标的情况可根据实际情况来调试。

图 19 显示屏接口 EMI 防护 PCB 设计参考



4 版本历史

表格 2 文件版本历史

日期	版本	变更历史
2024.10	1.0	新建
2025.6	1.1	增加了功耗管理应用场景的电源设计可靠性内容（2.6 章）

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿责任，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2025 珠海极海半导体有限公司 – 保留所有权利